

Modulbezeichnung	Schaltkreisentwurf (deleted:Sun Jun 20 16:04:08 +0200 2010)								
Modulverantwortliche(r)	Prof. Dr. R. Drechsler								
Modulart	Pflicht/Wahl <input checked="" type="checkbox"/> Wahlpflicht <input type="checkbox"/>								
Spezialisierungsbereich									
Dauer des Moduls	1 Semester								
Kreditpunkte	6 CP								
Arbeitsaufwand	<table style="width: 100%; border-collapse: collapse;"> <tr> <td colspan="2">Berechnung des Workloads</td> </tr> <tr> <td style="width: 80%;">Präsenz</td> <td style="text-align: right;">56 h</td> </tr> <tr> <td>Übungsbetrieb/Prüfungsvorbereitung</td> <td style="text-align: right;">124 h</td> </tr> <tr> <td>Summe</td> <td style="text-align: right; border-top: 1px solid black;">180 h</td> </tr> </table>	Berechnung des Workloads		Präsenz	56 h	Übungsbetrieb/Prüfungsvorbereitung	124 h	Summe	180 h
Berechnung des Workloads									
Präsenz	56 h								
Übungsbetrieb/Prüfungsvorbereitung	124 h								
Summe	180 h								
Turnus des Moduls	i. d. R. angeboten alle 2 Jahre								
Voraussetzung für die Teilnahme	Keine <input type="checkbox"/> Folgende <input type="checkbox"/> Inhaltliche Voraussetzungen: Technische Informatik 1 - Rechnerarchitektur und digitale Schaltungen								
Lehr- und Lernformen	Seminar <input type="checkbox"/> Vorlesung <input checked="" type="checkbox"/> Tutorium <input checked="" type="checkbox"/> Praktikum <input type="checkbox"/> Projekt <input type="checkbox"/>								
Lernziele	<ul style="list-style-type: none"> • Detaillierte Kenntnis des Entwurfsablaufs für integrierte Schaltkreise • Transformation von Problemen im Entwurf auf Graphenalgorithmen • Algorithmen im Entwurfsablauf • Aufwandsabschätzung der eingeführten Algorithmen • Eigenständige Präsentation von Lösungen (in den wöchentlichen Tutorien) • Einschätzung der Komplexität von Entwurfsproblemen • Transformation eines gegebenen Problems auf ein bekanntes und Lösung durch effiziente Algorithmen 								

Lerninhalte	<ol style="list-style-type: none"> 1. CAD in der Mikroelektronik 2. Hardwaremodellierung und Syntheseproblem 3. Scheduling 4. Binding 5. Boolesche Funktionen und ihre Darstellungen 6. Zweistufige Logiksynthese 7. Mehrstufige Logiksynthese 8. Analyse des Zeitverhaltens 9. Technologieanpassung 10. Sequentielle Schaltungen Insbesondere werden folgende theoretisch/methodische Grundlagen im Zusammenhang dieser Inhalte behandelt: <ul style="list-style-type: none"> • Datenstrukturen zur Darstellung und Manipulation Boolescher Funktionen • Komplexitätstheoretische Betrachtung unterschiedlicher Darstellungen • Algorithmen zur Bestimmung von Scheduling, Binding • Effiziente Berechnung kompakter zweistufiger Darstellungen Boolescher Funktionen • Algebraische Verfahren zur Logiksynthese • Optimalität der Algorithmen bzgl. der Qualität der Lösung • Komplexitätstheoretische Betrachtung der Laufzeiten ausgewählter Verfahren
Prüfungsformen	i.d R. Bearbeitung von Übungsaufgaben und Fachgespräch oder mündliche Prüfung
Literatur	<p>G.Hachtel, F. Somenzi: Logic Synthesis and Verifications Algorithms, Kluwer Academic Publishers 1996 G. DeMicheli: Synthesis and Optimization of Digital Circuits, McGraw-Hill, 1994 P. Molitor, C. Scholl: Datenstrukturen und effiziente Algorithmen für die Logiksynthese kombinatorischer Schaltungen, B.G. Teubner Stuttgart, 1999</p>