

Schaltkreisentwurf (deleted:Sun Jun 20 16:04:08 +0200 2010)								Modulnummer:	
Bachelor Pflicht/Wahl <input checked="" type="checkbox"/> Wahlpflicht <input type="checkbox"/> Wahl <input type="checkbox"/> Sonderfall <input type="checkbox"/>				Modulbereich:					
Anzahl der SWS	V	UE	K	S	Prak.	Proj.	Σ	Kreditpunkte: 6	Turnus i. d. R. angeboten alle 2 Jahre
	2	2	0	0	0	0	4		
Formale Voraussetzungen: -									
Inhaltliche Voraussetzungen: Technische Informatik 1 - Rechnerarchitektur und digitale Schaltungen									
Vorgesehenes Semester: ab 1. Semester									
Sprache: Deutsch									
Ziele: <ul style="list-style-type: none"> • Detaillierte Kenntnis des Entwurfsablaufs für integrierte Schaltkreise • Transformation von Problemen im Entwurf auf Graphenalgorithmen • Algorithmen im Entwurfsablauf • Aufwandsabschätzung der eingeführten Algorithmen • Eigenständige Präsentation von Lösungen (in den wöchentlichen Tutorien) • Einschätzung der Komplexität von Entwurfsproblemen • Transformation eines gegebenen Problems auf ein bekanntes und Lösung durch effiziente Algorithmen 									
Inhalte: <ol style="list-style-type: none"> 1. CAD in der Mikroelektronik 2. Hardwaremodellierung und Syntheseproblem 3. Scheduling 4. Binding 5. Boolesche Funktionen und ihre Darstellungen 6. Zweistufige Logiksynthese 7. Mehrstufige Logiksynthese 8. Analyse des Zeitverhaltens 9. Technologieanpassung 10. Sequentielle Schaltungen Insbesondere werden folgende theoretisch/methodische Grundlagen im Zusammenhang dieser Inhalte behandelt: <ul style="list-style-type: none"> • Datenstrukturen zur Darstellung und Manipulation Boolescher Funktionen • Komplexitätstheoretische Betrachtung unterschiedlicher Darstellungen • Algorithmen zur Bestimmung von Scheduling, Binding • Effiziente Berechnung kompakter zweistufiger Darstellungen Boolescher Funktionen • Algebraische Verfahren zur Logiksynthese • Optimalität der Algorithmen bzgl. der Qualität der Lösung • Komplexitätstheoretische Betrachtung der Laufzeiten ausgewählter Verfahren 									
Unterlagen (Skripte, Literatur, Programme usw.): G.Hachtel, F. Somenzi: Logic Synthesis and Verifications Algorithms, Kluwer Academic Publishers 1996 G. DeMicheli: Synthesis and Optimization of Digital Circuits, McGraw-Hill, 1994 P. Molitor, C. Scholl: Datenstrukturen und effiziente Algorithmen für die Logiksynthese kombinatorischer Schaltungen, B.G. Teubner Stuttgart, 1999									

Form der Prüfung:
i.d R. Bearbeitung von Übungsaufgaben und Fachgespräch oder mündliche Prüfung

Arbeitsaufwand	Präsenz	56 h
	Übungsbetrieb/Prüfungsvorbereitung	124 h
	Summe	180 h

Lehrende:
Prof. Dr. R. Drechsler

Verantwortlich:
Prof. Dr. R. Drechsler