

Test von Schaltungen und Systemen <i>Test Methods of Circuits and Systems</i>							Modulnummer:			
Bachelor Pflicht <input type="checkbox"/> Winf-Schwerpunkt-Pflicht <input type="checkbox"/> Winf-Schwerpunkt-Wahlpflicht <input type="checkbox"/> Winf-Wahl <input type="checkbox"/>				Schwerpunkt Computational Finance <input type="checkbox"/> E-Business <input type="checkbox"/> IT-Management <input type="checkbox"/> Logistik <input type="checkbox"/>						
Anzahl der SWS	V 2	UE 2	K 0	S 0	Prak. 0	Proj. 0	Σ 4	Kreditpunkte: 6	Turnus i.d.R. angeboten alle 2 Semester	
Formale Voraussetzungen: -										
Inhaltliche Voraussetzungen: -										
Vorgesehenes Semester: ab 1. Semester										
Sprache: Deutsch										
Ziele: <ul style="list-style-type: none"> • Das Problem des Testens verstehen und erklären können • Den Testverlauf für Schaltungen und Systeme kennen und anwenden können • Klassische und moderne Testverfahren kennen und anwenden können • Die Algorithmen auf (Schaltkreis-)Graphen anwenden können • Die Komplexität der Verfahren verstehen und erklären können 										
Inhalte: <ol style="list-style-type: none"> 1. Physikalische Fehlerursachen 2. Abstraktion von der physikalischen Ebene, Fehlermodelle 3. Algorithmen zur Berechnung von Signalwahrscheinlichkeiten 4. Techniken zur Manipulation Boolescher Funktionen 5. Algorithmen zur Fehlersimulation 6. Algorithmen zur Testmustererzeugung 7. Nutzung strukturellen Wissens zur Effizienzsteigerung 8. Techniken zur Reduktion des Suchraumes, Fehleräquivalenz und -dominanz <p>Aus den Inhalten ist deutlich zu erkennen, dass theoretisch/methodische Grundlagen einen wichtigen Teil dieser Vorlesung darstellen. Darüber hinaus werden für die vorgestellten Verfahren die Komplexitäten hinsichtlich Laufzeit und Speicher betrachtet.</p>										
Unterlagen (Skripte, Literatur, Programme usw.): <ul style="list-style-type: none"> • M.L. Bushnell, V.D. Agrawal: Essentials of Electronic Testing – for Digital, Memory & Mixed-Signal VLSI Circuits, New York: Springer, 2000. • N. Jha, S. Gupta: Testing of Digital Systems, Cambridge University Press, 2003. • A. Miczo: Digital Logic Testing and Simulation, 2. Auflage, Wiley, 2003. • H. Wojtkowiak: Test und Testbarkeit digitaler Schaltungen, Teubner, 1988. • H.-J. Wunderlich: Hochintegrierte Schaltungen: Prüfgerechter Entwurf und Test, Berlin: Springer, 1991. 										
Form der Prüfung: i. d. R. Bearbeitung von Übungsaufgaben und Fachgespräch oder mündliche Prüfung										
Arbeitsaufwand	Präsenz		56 h		Übungsbetrieb/Prüfungsvorbereitung		124 h		Summe	180 h

Lehrende:
Prof. Dr. R. Drechsler

Verantwortlich:
Prof. Dr. R. Drechsler